



TITLE:

# <高校生のページ> 囲碁名人の頭脳 とコンピュータ

AUTHOR(S):

野澤, 博

---

CITATION:

野澤, 博. <高校生のページ> 囲碁名人の頭脳とコンピュータ. Cue 2010, 23: 57-62

ISSUE DATE:

2010-03

URL:

<https://doi.org/10.14989/108663>

RIGHT:

## 高校生のページ

# 囲碁名人の頭脳とコンピュータ

エネルギー応用基礎学分野  
野 澤 博

### インターネットの時代

近年、囲碁を嗜む人が増えているとのことです。この原稿を依頼されたころ、ある全国紙を発行する新聞社が主催する囲碁名人戦で挑戦者が勝利し、最年少記録を更新し、20歳の若き名人が誕生したニュースで賑わっていました。囲碁の世界では名人・本因坊などの名跡は心技体ともに充実する円熟の境地に達した年齢でなければふさわしくないとかねれないとかいろいろと理屈があって、その最高位に弱冠20歳の青年が就任することなど一昔前には考えられないことでしたから、高校生の間でも話題になっていることと思います。いずれ近い将来高校生名人や高校生本因坊が誕生することでしょう。一方年齢のことだけでなく、名人位が箱根の山を越えて関西に移ることも初めてのことであるとのこと。これに限らず、なにかと初めてづくしのことが増えています。

この新名人誕生のもとには天賦の才能や人並み以上の努力があったのはもちろんでしょう。伝え聞くところによればプロ入りのきっかけはある全国ネットTV放送局が主催する冠杯戦小学生の部での優勝だったそうですから。その後専門棋士として師匠について中学・高校時代はインターネットで指導を受け、対局数は千回を超えたということです。その努力の成果があってメキメキと上達したとのこと。新名人に限らず、昨今第一線で活躍する棋士はインターネットを十分活用して研鑽の効果を上げているようです。

こういった頂点に立つ名人や本因坊に限らず専門プロ棋士の頭の中は一般の人と比べてどうなっているのかと興味・関心を持つ人もいようでありそれはそれなりに研究されています。現段階では明瞭な結論が出たというわけではありませんが、概略、次のようなことのように。あまたある布石・中盤・寄せといった局面で使われる定石、手筋といったものをどういう風に組み立てて対局しているかというよりは一般の人と違って一流の棋士はそういった定石、手筋といったものを2次元パターンとして記憶しているため、読みが早く、ずっと先の手までも読めるということになっています。一般の我々クラスの打ち手は一手先もなかなか読めない、3手先まで読めればアマ有段者相当というレベルではなく、プロの打ち手は大体20～30手先が読めなければ務まらないということです。これができるのは1手ずつ、こう打てばどう打ち返されるかあるいは手を抜かれた場合はなどと時系列的に手順を追って考えているのは追いつかないため、こういう局面ではどういう絵柄、模様が考えられるかというのをいくつかの2次元パターンとして記憶しているようです。従ってプロ同士の対局では一般の人が想像もつかないような速さと深さでの読み比べの競争をしているといった状況であろうということです。

専門棋士の世界でもインターネットの出現により、こういった囲碁の至芸がゲームとして閉じた世界から開かれた世界に広まると同時に棋士のレベル向上にも大いに貢献し最高位の若年化といった変革の波に洗われているということです。逆をいうならばインターネットをさらにたどってPC(Personal Computer)の進歩・発展がなければこういった劇的な変化はなかったであろうといえます。

### 2進数とブール代数

インターネットでは人と人とがPCを介して対局することはもちろんですが、人がPCを相手に対局

することも可能です。PC が棋士として囲碁などのゲームを人と同じようにできるのは PC が人と同じように考えることができるからです。

PC のような機械が考えるということは PC が持つ記憶と演算という機能を使ってある入力に対する出力を求めるということになります。これを可能にするのがモノのもつ属性を数値で表しそれをデジタル（離散値）化する学問領域です。デジタルとはアナログ（連続値）に対する言葉で人間の感覚からは 10 進数で取り扱うことが自然な感じですが、実際のエレクトロニクス機器内部ではデバイス（素子）の性質から 2 状態系として取り扱うほうが便利なが多く、その結果 2 進数（バイナリ）が、この学問領域の基礎になります。10 進数は 2 進数に変換できるので 10 進数と 2 進数との違いは本質的なものではなく、回路システムの合成の容易さから 2 進数のシステムが多用されているという状況です。回路を構成する素子はスイッチのように電流を流すか流せないかのどちらかの状態にできるのでこの素子をトランジスタに置き換えてスイッチのような動作をさせれば実際の回路が完成します。実際の回路を合成する時、トランジスタの 2 状態をスイッチの“on”、“off”あるいは“1”、“0”に対応させます。

入力変数と出力変数との関係を示す表を真理値表と呼びますが、これから論理関数を導きます。これから 2 値の回路システムを表現できます。基本の論理演算は否定・和・積の三つです。これから排他的論理和などを派生的に作ることができます。これらの論理回路のことを論理ゲートとも言います。論理関数を命題論理に置き換えて 2 値の状態を真・偽に対応させることにより人の思考を近似することができます。否定・積・和の基本論理を用いて組み合わせ回路が作れますが、棋士の思考は状況に応じて記憶している棋譜や定石パターンを頭の中でいくつか組み合わせる予測図を何通りか作りその是非が棋士の価値基準によって定まれば出力として次の一着を打つことになるので、記憶回路を必要とします。従って、より複雑な順序回路のようなものに対応すると考えることができます。

また論理演算を代数的に取り扱うことができます。これをブール代数といいます。論理式の積・和はブール代数の乗算と加算に対応します。論理演算には減算という概念は存在しませんが、補数というモノを考えて加算することにより減算を実行することもできます。除算は減算を繰り返すことにより実行されます。このようにして、論理演算を拡張して四則演算も可能になります。

さらには碁盤上に碁石を配置したパターンなどは画像として記憶・入出力することができます。画像は空間のある位置における明るさや色の濃淡が連続的に分布した情報です。これをコンピュータが取り扱えるように最少単位となる画素（pixel）ごとにデジタル化したのち、2 進数で表現することにより画像の入出力や記憶などが可能となります。文字や記号についても画像とみなせば同じ方法で取り扱えますが情報量が多くなります。文字や記号の数は有限個なので、より少ない資源で取り扱うため予めコード化しておく方法が効果的です。代表的なコードとして ASCII コードなどが知られています。これは 8 桁の 2 進数を使用して 256 個までの文字・記号を取り扱います。

## 電子計算機と集積回路

2 状態系で論理演算や四則演算を実行する計算機は機械式と電子式の 2 種類に分けられます。電子デバイスで構成したものが電子（式）計算機です。機械式計算機の原型を作成したのは「人は考える葦である」という格言で知られるフランスの哲学者、パスカルといわれ、時期的には 17 世紀までさかのぼることができます。一方、電子計算機の作成はごく最近で 1940 年代に作られた ENIAC（Electrical Numerical Integrator AND Calculator）が世界の歴史上で第 1 号とされています。これは電子デバイスとして真空管を用いています。真空管は消費電力が大きいのが特徴で、この電子計算機 ENIAC を設置した米国ペンシルバニア大学所在地のフィラデルフィアではこの装置が稼働するとき「町中の灯りがダークブラウン」になると新聞記事に残っているほどです。電気エネルギーの供給が電子機器増加による需要の増加に対応しきれないのではないかと懸念・危惧が生じ、電子デバイスを真空管から固体

デバイスに転換する必要に迫られていることが米国を中心として唱えられました。時を同じくして量子理論が完成するとともに固体中の電導電子も真空中の電子と同様にニュートンの運動法則に基づく挙動を近似的に示すことが証明されました。その後広く知られているように半導体結晶を用いたトランジスタが発明され、電子計算機を構成する電子デバイスも真空管から（半導体）トランジスタに置きかわってきました。

その後も科学技術の画期的進歩により電子計算機の機能も論理演算や四則演算をするものから急速に進化・発展し、今ではいろいろな情報処理ができるようになりました。その基礎となったのが電子デバイスの進歩です。一口に電子計算機といっても現在では多種多様なものがありますが、ここでは電子計算機、コンピュータといえば主に中速のデスクトップやノート型 PC で代表されるものを指しています。コンピュータや PC で使われている電子デバイスは単体のトランジスタからそれを複数個半導体チップ上に搭載した集積回路に、またそれをさらにより大規模化した超 LSI (Large Scale Integrated circuits) に移り替っていきました。近年の非平衡プラズマイオン工学や光工学分野における最先端微細加工技術の進歩によりトランジスタの寸法はナノスケールにまで縮小されました。

一つの超 LSI には数百万個のトランジスタが集積されていることも少なくありません。このような分野で用いられるトランジスタは MOSFET (Metal-Oxide-Semiconductor Field Effect Transistor) です。これは入力抵抗がギガΩ以上と非常に高いのが特徴です。この MOSFET には P 型と N 型とがあります。P 型 MOSFET は入力信号が"0"の時電流が流れるのでスイッチでいえば"on"に対応し、入力信号が"1"のとき電流を流せませんので同じくスイッチでいえば"off"に対応します。一方それとは逆に N 型 MOSFET は入力信号が"1"の時電流が流れるので"on"に対応し、入力信号が"0"のとき電流を流せませんので"off"に対応します。従って N 型と P 型 MOSFET とを組み合わせることにより効率の良いスイッチができます。このような構成で回路を合成したものを CMOS (Complementary MOS) 回路と呼び、構造的に入出力の伝達特性が極めて良好なことから低電圧動作に適しているといわれ低消費電力用途に適した回路として超 LSI に広く用いられています。

近年の動向として CMOS 回路の消費電力をさらに低下し、省エネルギー化を推し進めるため断熱的動作を取り入れた ACL (Adiabatic CMOS Logic) についての研究が注目されています。トランジスタ回路を RC 回路で近似するとステップ（階段）波形の入力に対し消費電力  $P$  は  $P = \frac{1}{2}CV^2$  となりますが、立ち上がり時間  $T$  のランプ（傾斜）波形をもつ入力では  $P = \left(\frac{RC}{T}\right)CV^2$  となります。従ってこの原理を用いることにより  $T \gg RC$  では消費電力は限りなく小さくすることが可能になります。

## メモリと並列処理

高度な情報処理を PC にさせる上で記憶装置（メモリ）の存在は欠かせません。電子計算機のシステム構成要素としてノイマン型の電子計算機では中央処理装置（CPU）、演算装置（ALU）、メモリ（Memory）、各種インタフェースがビット列の数に等しい数のバスラインと呼ばれる共通データ線を介して結ばれています。記憶装置にプログラムや大量のデータを記憶しておき CPU がメモリからデータ線を介してプログラムを読み取り、そのプログラムに従って各装置を制御します。例えば、大量のデータを読み込み、演算装置に送り、処理したデータを記憶装置に書き込む、あるいはインタフェースを活性化しモニターに表示あるいはプリンターに印字させる等です。メモリはデータをデジタル化したものをさらに 2 値データに変換した状態をシステム内で保存します。2 状態系を安定して作るものとして例えば磁性体などがありますので、必ずしもメモリは半導体である必要はありません。実際にいろいろな媒体（メディア）が存在します。しかし、記憶データを大容量で記憶するためメモリの記憶単位（メモリセル）の大きさは加工限界に達するまで小さくなります。従って取り出す信号量もそれに比例して小さくなりますので、記憶装置からデータを取り出す場合、記憶信号を増幅する必要があります。トラン



ジスタは非線形素子ですから増幅作用があります。従って半導体でメモリを構成する場合は同じ半導体上にトランジスタを作って微弱な記憶信号を増幅して信号線が駆動できるような回路を設けて一体化することが容易に可能となります。この点から半導体メモリが多用されています。

半導体トランジスタでメモリのような2状態系を安定して作る方法として双安定回路があります。これはトランジスタをたくさん使います。またMOS構造を静電容量と見なしてこれに電荷を蓄えて検出する回路と組み合わせる方法も広く使われています。これらは電源を切ると記憶データも失われるので揮発性メモリと分類されます。一方磁性体などでは電源を切っても記憶データは失われず、保存することができます。こういうデバイスは不揮発性メモリとして別の分類に属します。システム設計の容易さからは半導体不揮発性メモリがあると便利なのでいろいろと研究されています。

現在はフラッシュメモリといいますが、MOS構造のM層を二重にした構造のものが普及しています。この構造では消費電力、性能の点からまだ不完全なところがあり将来的には強誘電体の分極を検知する回路と組み合わせる方式が消費電力、性能の点から有力なので研究されているところです。

近年のPCでは集積度の向上によりCPUとALUを一体化してマイクロプロセッサユニット(MPU)として構成したもの、これをシングルボードプロセッサといいます、が一般的に使われています。さらに並列処理による情報処理の高速化を図る傾向が強まっています。いくつかの流れがありますが、マルチコアという方法では複数のMPUと記憶システムをバスラインで結ぶことで並列処理が可能になります。MPUの数を増やすことで処理する性能は増強されます。その分バスラインにアクセスが集中し、究極的にはこのバスラインでの稼働率が全体の性能を律速し始めます。これをノイマン型ボトルネックといいます。これを解決する方法としてメモリの基本単位であるワードごとに局所ALUを配置し簡単な演算はメモリ内の局所ALUで処理し結果のみをバスラインを介した通常の方法でMPUに戻すことが提案されています。このようなメモリを機能メモリと呼び、通常のメモリに内部演算回路用の選択トランジスタおよび内部演算回路専用の局所配線を付けくわえることにより、データの書き込み・読み出しなど通常のメモリ動作に加え、局所ALUを用いたワード並列処理が可能になるのでどんな用途に対してどれだけの効果が期待できるのかについて関心が高く多方面から研究されている段階です。本分野では強誘電体を記憶素子として用い機能メモリとして必要な機能をCMOS回路で構成することにより高密度、低電圧動作、不揮発性といった近未来型コンピュータとしての要件を満たすべく断熱型の回路動作を含め基礎的な観点から研究を行っています。

## 情報処理と頭脳

囲碁名人といえども普段は一社会人として日常生活を送っていますし、それはなんら通常の社会人一般のものと変わりはありませんが、ひとたび対局となると頭の中がガラッと変わって天才的な頭脳へと変貌していくわけです。これをコンピュータの情報処理で置き換えて考えると通常の生活は四則演算、論理演算をノイマン型のプログラム式逐次処理で行い、対局時の思考は特定の領域を指向して働く特別な処理を行っていることになります。これは一人の人間が汎用コンピュータと特定用途向きの専用コンピュータを演じているのと同じです。従ってノイマン型の逐次処理と非ノイマン型の並列処理が同じシステムで適宜使い分けできるようになると通常のコンピュータではありながら、ある特定の処理はめっぽう強いという汎用コンピュータと専用コンピュータとを兼ね備えたハイブリッド型コンピュータという新しいカテゴリが生まれてきます。ハイブリッド型コンピュータが機能メモリのように並列処理もできるメモリを内蔵することにより実現できるとすれば、どんな用途に向いているのかということに興味・関心が移っていきます。

現在PCはどのように使われているのでしょうか。電子メール、ワープロ、ゲーム、シミュレーション、・・・といろいろと出てくることでしょう。でも一番頻度が高い用途といえばインターネットとな

るのは間違いないでしょう。ではインターネットではどんなことをしていますか。PC のディスプレイにブラウザのホームページが出てきました。さあどうしましょうか。とりあえず、検索の窓に「名人戦」と入力するとキーワード入力補助という窓が出てきて中に「名人戦 囲碁」とありますのでそれを選択して検索を実行します。するといっぱい出てきます。該当する項目は 255 万件です。そのうち 10 件のみが並んで表示され、何故かトップは〇〇新聞社：囲碁ニュースのサイトです。おそらくネットワーク上に存在する数千万件以上ものサイトからなる膨大なデータベースを照合し、その中からキーワード検索でヒット（一致）したサイト 255 万件についてある評価基準、例えば引用回数、信頼度、リンク数・・・などにより評価した各サイトのスコアを比べ、そのスコアが高い順に並べ替え（整列）たのち、画面に表示する処理をしています。利用頻度が最も高いと思われるサイトがなるべくトップに来るように評価基準が作られているので、この場合、ピンポイントでドンピシャリとお目当てのサイトが見つかりましたという具合です。インターネットでは検索・整列（ソート）という情報処理が相当な頻度で使われていますので、機能メモリの用途としてこういった分野はかなり面白いのではないのでしょうか。

### アルゴリズムと計算量

次に機能メモリを使うことでどれだけ処理時間が短縮されるのか調べましょう。一般に情報処理の速さ、時間は PC の性能に依存しますので処理の方式による速さを比較するときはそのアルゴリズム（計算手順）からその計算量を求めその大小で良し悪しを判定する方法が使われます。また計算量は簡明を期するためオーダ法による表記が一般的に用いられています。また、逐次処理型と並列処理を比べる際、いろいろと条件が細かいところで異なります。まず、データがメモリ・アレイにマトリクス上に格納されている場合、行と列の数をそれぞれ  $n$ 、 $m$  個とすればワード行  $n$  個、ビット列は  $m$  個とします。従って一つのデータ例えば 10 進数表記やアルファベット表記のデータを 2 進数表示したものが一つのワード行の  $m$  個の列に亘って 2 進数表記で記録されることになります。逐次型演算方式では一つのワード行のデータがバスラインを介してメモリから MPU に送信され、そこで比較、一致・不一致または大小判定を 2 進数で演算したのち結果を MPU からメモリに返信することが繰り返し行われます。一方、機能メモリを使った並列演算では同じく  $n$  行  $\times$   $m$  列のマトリクスとしてメモリ・アレイにデータが格納されメモリ同様バスラインで MPU やメモリに接続されているものとします。この方式では  $m$  個ある列の一つの列が  $n$  個の行に亘って局所 ALU にデータが送られやはり 2 進数レベルで比較、すなわち一致・不一致あるいは大小判定し、これを全ての列に亘って繰り返し処理したのち結果を MPU に送信します。処理により、例えば整列の場合などは少し複雑な処理、一時的な並び替えを MPU とメモリを使って行うなど、が付け加わりますが、局所 ALU での処理は兼用可能となりますのでハードウェア的には同じシステムでプログラムを少し変更することで対応できることになります。通常演算アルゴリズムの計算量は比較演算の回数で表すことになっていますので、この場合、比較演算を逐次型では行単位で処理し、並列型では列単位で処理するという違いはあるもののその違いは無視することにします。さらに結論を単純明快にするため、データ数は  $n=2^m$  個とします。

逐次型演算方式では検索の場合、キーワード検索に必要な計算量は順検索といってキーワードを全てのデータと総当たり方式で比較することになるのでオーダ記法を用いて表すと  $O(n)$  になります。また、整列に必要な演算回数は大小の順に並べ替えをする場合バブルソートといわれる方式では全てのデータの中から一番大きなデータを探し、1 番目に置き、次に残りのデータの中から一番大きいデータを探して 2 番目に置き、さらに残ったデータの中から・・・という具合にデータが尽きるまで繰り返すので比較する回数を計算すると計算量として  $O(n^2)$  が求められます。この計算量ではデータ数  $n$  が増加すると爆発的に計算量が増加するので改良された整列のアルゴリズムも知られています。例えばクイックソートなどです。これら改良アルゴリズムでは計算量は  $O(n \log n)$  で、減少することが知られています。しかし、

これより減少できるアルゴリズムはまだ知られていません。これがいまのところ理論的限界とされています。

一方、並列型演算処理方式では検索の場合総当たりが必要なキーワード検索の場合でも全ての列を調べれば良いので計算量は単純に  $O(m \cdot \log n)$  となります。また整列の場合、大小順に並べ替えを行うときは、最上位の桁に相当する列から順に大小を判定していきます。大小といっても2進数ですので"1","0"を判定するのでこの場合は"1"に一致する行を上、"1"に一致しない、すなわち"0"を持つ行を下になるように2グループに分けた後、次の列は前の列で"1"のグループに分類された行について、2番目の桁に相当する列を対象にやはり"1"をもつ行のデータは上に、"0"をもつ行は下にと分け、次に残った前の列で"0"のグループに分類された行についても同じ操作をします。その結果2番目の桁は4グループに分けられます。引き続き3番目の列についても同様な操作を行って8つのグループに分けます。これを繰り返して最下位に相当する列についてグループ分けするまで続けます。その結果は一番上の行に一番大きなデータが来て、一番下の行に一番小さなデータが現れます。ということで並べ替えを完了します。この場合の演算回数を計算すると計算量  $O(n)$  が得られます。この計算量は逐次処理型での理論的限界を超えて小さくなっています。この差はデータ数  $n$  が大きいほど顕著になります。

以上をまとめると、インターネットでの検索・整列といった情報処理等を担当する機能メモリを内部に組み込んだハイブリッド型PCという新しい分野が開拓されるのも間近に迫っているのではないのでしょうかと楽しみにしているところです。また、インターネットはその起源に遡ってもまだ40年ほどの歴史でしかありませんが、この10年間の普及の速さには目を見張るものがあります。これからも社会のインフラ（基盤）として多くの人々が利用し、また様々な恩恵を受けられるようにハードウェアやソフトウェアを含めいろいろな視点から整備される余地があるというか必要を感じる次第です。

(以上)